

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-057509

(43)Date of publication of application : 27.02.2001

(51)Int.Cl.

H03B 5/32

(21)Application number : 2000-230641

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 13.05.1991

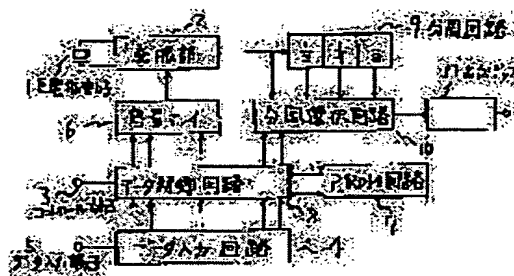
(72)Inventor : SHIGEMORI MIKIO

(54) OSCILLATION CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To quickly output the frequency division signal of a desired frequency by selecting and outputting either a frequency division signal or an original oscillation signal with data outputted from a data control circuit to a frequency division selection circuit.

SOLUTION: This oscillation circuit is provided with a frequency division selection circuit 10 which inputs an original oscillation signal outputted from an oscillator 2 and a frequency division signal outputted from a frequency dividing circuit 9 and selects and outputs either the frequency division signal or the original oscillation signal, and a data control circuit 8 which outputs data controlling the circuit 10 to the circuit 10. Then, either the frequency division signal or the original oscillation signal is selected and outputted according to the data outputted from the circuit 8 to the circuit 10. Then, it is possible to quickly output the frequency division signal of a desired frequency because the original oscillation signal is outputted to the outside of the oscillation circuit, a frequency adjusting means adjusts the frequency of the original oscillation signal, and subsequently, the data is outputted from the circuit 8 to the circuit 10 so that a desired frequency division signal can be outputted.



BEST AVAILABLE COPY

(11)特許出願公開番号

特開2001-57509

(P2001-57509A)

(43)公開日 平成13年2月27日(2001.2.27)

(51) Int.Cl.⁷

識別記号

FI

テーマト(参考)

H03B 5/32

H 0 3 B 5/32

E

H

審査請求 有 請求項の数 1 OL (全 6 頁)

(21)出願番号 特願2000-230641(P2000-230641)

(62) 分割の表示 特願平9-183577の分割

(22) 出願日 平成3年5月13日(1991.5.13)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 重盛 三喜男

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

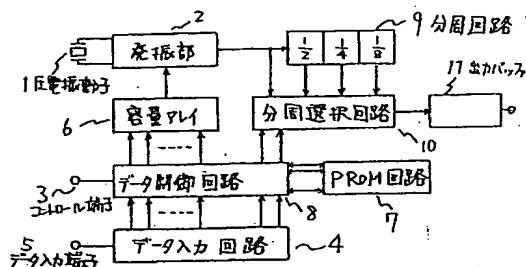
井理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 発振回路

(57) 【要約】

【課題】発振回路の周波数を圧電振動子の負荷容量である容量アレイと、それを制御するデータをPROM回路に記憶させておく事で、自動周波数調整化、発振回路の気密性、耐振性、耐衝撃性、経時変化の向上、小型化を可能とする。

【解決手段】圧電振動子1の負荷容量を容量アレイ6で可変可能とし、これを制御するデータを周波数調整時にはデータ入力回路4が外部からデータ入力周波数調整し、調整後制御データをPROM回路7へ記憶させ、通常動作時にはPROM回路7の記憶データで容量アレイを制御する構成とする。



【特許請求の範囲】

【請求項1】 少なくとも圧電振動子を発振させる発振部、前記圧電振動子の負荷容量を可変する容量アレ、前記容量アレを制御するデータを外部から入力するデータ入力回路、前記容量アレを制御するデータを記憶するPROM回路、前記データ入力回路のデータを容量アレへ送出する動作と、前記PROM回路のデータを容量アレへ送出する動作と、前記データ入力回路のデータをPROM回路へ送出する動作を制御するデータ制御回路を有する事の特徴とする発振回路。

【請求項2】 少なくとも圧電振動子を発振させる発振部、前記発振部の源振信号を分周する分周回路、前記分周回路の各分周信号及び前記源振信号を選択する分周選択回路、前記分周選択回路を制御するデータを外部から入力するデータ入力回路、前記分周選択回路を制御するデータを記憶するPROM回路、前記データ入力回路のデータを分周選択回路へ送出する動作と、前記PROM回路のデータを分周選択回路へ送出する動作と、前記データ入力回路のデータをPROM回路へ送出する動作を制御するデータ制御回路を有する事の特徴とする発振回路。

【請求項3】 少なくともデータ入力端子とコントロール端子がパッケージ外部に導出されていて、周波数調整後、前記データ入力端子と前記コントロール端子はパッケージの端面から切断される事の特徴とする請求項1、2記載の発振回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、発振回路に係り、特に圧電振動子を用いた発振器の発振周波数が可変できる水晶発振回路に関する。

【0002】

【従来の技術】 圧電振動子を用いた発振回路は、圧電振動子の共振周波数のバラツキや回路の負荷容量バラツキや発振回路実装及び封止時の熱衝撃により、発振周波数に当然なからバラツキを有している。したがって、特に高精度な発振周波数を要求される時には無調整では目的の発振周波数範囲に入らない事があり、調整しなくてはならない。

【0003】 図3は従来の圧電振動子を用いた発振器の回路図である。121はインバーター増幅器、122はフィードバック抵抗でインバーター増幅器121のゲートとドレイン間に接続されている。123はゲートコンデンサで、インバーター増幅器121のゲートに接続されている124はドレインコンデンサで、インバーター増幅器121のドレインに接続されている。125は容量値を可変できるトリマーコンデンサであり、インバーター増幅器121のゲートに接続されている。

【0004】 123、124、125のコンデンサ類は片側が電源の V_{DD} 又は V_{SS} に接続され高周波的に接地さ

れている。126は圧電振動子でインバーター増幅器121のゲート、ドレイン間に接続されている。この様に構成した発振回路において発振周波数を調整するには、トリマーコンデンサ125をドライバー等の工具で回転させて行っていた。

【0005】 図4は従来の発振回路の他例を示す回路図である。同図において図3の回路と異なるところは、トリマーコンデンサ125のかわりに、コンデンサ131とスイッチ141で代表される直列体を複数並列に構成した可変容量群が設けられている点である。この様に構成した発振回路において発振周波数を調整するとは、スイッチ141、142、143、144をハンダ付けにより任意にショート又はオープンにして行っていた。

【0006】

【発明が解決しようとする課題】 従来の発振回路では、トリマーコンデンサ125を回転させ発振周波数調整するので、調整工程が自動化できない、時間がかかる等の他、調整用の穴を設ける必要があるため気密性がなくなり耐湿性が悪くなったり、トリマーコンデンサは回転機構を持つので振動、衝撃でローターが回転し発振周波数がズレる欠点がある。

【0007】 又、図4に示す可変容量群を用いた発振回路では、スイッチ切り換えによる周波数調整に時間かかる他、発振ループを構成する容量が回路の外部に複数の外部端子として配線されるので発振特性が悪くなったり、調整後金属キャップの封止や、モールドによる封止を行うと調整時の周波数が浮遊容量の変化や熱衝撃でズレて周波数精度が悪くなる欠点がある。

【0008】 そこで本発明は、周波数調整が自動調整可能で、かつ迅速に周波数調整ができる事、外部端子を少なくし、発振回路の実装、封止後に周波数調整ができる様にすることで封止後の周波数シフトをなくし、気密性も向上させ、周波数可変回路を回転機構等の可動部分をなくしIC化し耐振動性、耐衝撃性を向上させ、かつ小型化させる事、以上を特徴とする発振回路を提供することにある。

【0009】

【課題を解決するための手段】 上記の目的を達成するため本発明の発振回路は、圧電振動子を発振させる発振部と、前記圧電振動子の負荷容量を可変する容量アレと、前記容量アレを制御するデータを外部から入力するデータ入力回路と、前記容量アレを制御するデータを記憶するPROM回路と、前記データ入力回路のデータを容量アレへ送出する動作と、前記PROM回路のデータを容量アレへ送出する動作と、前記データ入力回路のデータをPROM回路へ送出する動作の3種類の動作を制御するデータ制御回路とから構成されている。

【作用】 可変容量素子として、コンデンサとスイッチングトランジスタの直列体を複数並列に構成した容量アレを使用するので、スイッチングトランジスタのオン又

はオフをデジタルデータで制御、周波数調整が可能になる。周波数調整時には、外部からのデータで直接容量アレイを制御し目的の周波数に合せ込む。次にその時のデータをPROM回路に記憶させる。通常動作時は、PROM回路に記憶させたデータにより容量アレイを制御するのでつねに周波数は目的の周波数範囲内に入る。以上の様に動作するので、周波数調整が自動化でき、周波数の経時変化耐振性・耐衝撃性に優れ、回路のIC化ができるので小型、気密化ができる。

【0010】

【発明の実施の形態】以下、本発明の実施例について説明する。図1は、本発明の一実施例を示すブロック図で、1は圧電振動子、2は発振部で、圧電振動子を発振させる回路である。4はデータ入力回路で、発振回路の外部から入力されるデータを周波数調整データとして内部で処理できる形にデータを変換させる。データ入力回路4は、一例としてシフトレジスタが上げられこの場合外部からシリアルなデータを入力しバラレルのデータに変換し内部回路に送出する。5は外部からのデータを入力する端子である。6は容量アレイで、コンデンサとスイッチングトランジスタの直列体を複数並列に構成した回路で容量アレイの片側電極は圧電振動子に接続され、もう一つの片側電極は高周波的に接地されるため、容量アレイ6は圧電振動子の可変できる負荷容量として働く。スイッチングトランジスタのゲートを制御する事により容量アレイ6の容量が可変できる。7はPROM回路で、データ入力回路4からのデータを記憶する事ができ、又その記憶データで容量アレイ6を制御する事ができる。8はデータ制御回路で、周波数調整時にはデータ入力回路4からのデータを容量アレイ6と分周選択回路10に送り、データ記憶時にはデータ入力回路4からのデータをPROM回路7へ送り、発振回路の通常動作時にはPROM回路7の記憶データを容量アレイ6と分周選択回路10へ送る、以上3つの動作を行いデータの制御をする。3は、以上のデータ制御のコントロールをする端子である。9は分周回路で、発振部2からの源振信号を1/2、1/4、1/8…と分周する回路である。10は分周選択回路で、分周回路9の分周信号と源振信号をデータ制御回路8からの制御データにより選択する。11は出力バッファで、分周選択回路10で選択された信号を増幅し発振回路外部へ出力する。次に発振部2と容量アレイ6の構成を詳しく表したのが図2である。この図において、21はインバーター増幅器、22はフィードバック抵抗で、インバーター増幅器のゲートとドレインに接続されている。23はゲート容量でインバーター増幅器21のゲートに接続されており、24はドレイン容量でインバーター増幅器21のドレインに接続されている。少なくとも以上の素子により構成されているのが発振部2であり、圧電振動子1は発振部2の中のゲートとドレインに接続する。次に容量アレイ6の中

を説明すると、31はコンデンサ、41はスイッチングトランジスタでこの2つの素子が直列に接続された直列体がある。これと同様に32、33、34はコンデンサで、42、43、44はスイッチングトランジスタでそれぞれのコンデンサと直列に接続される。以上のコンデンサとスイッチングトランジスタの直列体が並列に接続されて、片側電極は発振部2のゲート側に接続され、他のB側電極は、電源である V_{DD} 。又は V_{SS} に高周波的に接地されている。この容量アレイ6の容量値を可変するにはスイッチングトランジスタ41~44それぞれを任意にオン又はオフする事でを行い、これにはスイッチングトランジスタ41~44のゲートを制御する事で行う。コンデンサ31~34の容量値の設定の例としては重み付けした容量値で行う。(たとえば1pF、2pF、4pF、8pF) 行う事により少ない容量素子で広い容量範囲を分解能を維持しながら可変する事ができる。当然、容量とスイッチングコンデンサの直列体の数を増やしても良い。

【0011】以上の様に構成した発振回路の周波数調整と分周選択の方法と、調整、選択が終了した後それらのデータを記憶させる方法と、発振回路の通常動作時の動きを順を追って説明する。

【0012】まず、発振回路の外部から周波数制御データと、分周選択データをデータ入力端5から入力する。シフトレジスタであるデータ入力回路4は入力されるシリアルなデータを順次入力していき、入力終了後バラレルデータに変更する。データ制御回路8は、データ入力回路から出力されるデータのうち、周波数制御データを容量アレイ6に、分周選択データを分周選択回路10に送る。容量アレイ6は、送られて来た周波数制御データにもとづきスイッチングトランジスタ4をオンあるいはオフさせ周波数を変化させる。分周選択回路10は、データ制御回路から送られて来た分周選択データにもとづき分周信号が源振信号を選択する。以上の発振器外部からのデータ入力から周波数変化、分周選択までの動作を、発振周波数を測定しながらくり返し目的の周波数範囲へ調整する。

【0013】次に、周波数調整及び分周選択の操作により得られたデータを記憶させるには、データ入力回路のデータをデータ制御回路を介してPROM回路へ送り、PROM回路にデータを記憶させる。PROM回路は、一旦記憶したデータは電源を切っても記憶しているので周波数と分周選択は永久に持続できる。又、電気的あるいは紫外線等により消去できるPROM回路を使用すればデータの変更も可能になり、周波数と分周選択の再調整も可能になる。

【0014】次に、発振器の通常の動作では、PROM回路に記憶された周波数制御と分周選択のデータがデータ制御回路を介して容量アレイと分周選択回路へ送られ、そのデータにもとづき容量アレイと分周選択回路は

動作する。

【0015】以上の様に動作させることができるので、周波数調整が、デジタルデータで行える様になり自動化が簡単になる。又、データの入力をシリアルデータ入力で行えば発振回路外部に出る端子が少なくなり、金属パッケージによる封止やトランスファーモールドによる封止後にこの端子からデータを入力し周波数調整を行えば発振回路の気密性の向上と、封止による周波数のシフトがなくなる。又、PROM回路によるデータの記憶と、コンデンサとスイッチングトランジスタで構成した容量アレ

レイによる周波数制御である為、耐振性、耐衝撃性、経時変化に優れる。又、すべての回路がIC化可能なので小型化が可能になる。又、分周選択を外部からのデータにより制御できるので、周波数調整時には源振信号を出力させて源振信号を測定し周波数調整をしておき、周波数調整が終わってから分周選択を行い目的的分周選択を行う事も可能である。こうする事により、測定周波数が高い方が高速に又は高分解能に測定できるので、周波数調整が速く又は高精度に行う事ができる。

【0016】以上の実施例では、容量アレ

レイ6を発振部2のゲート側に接続しているが、ドレイン側に接続しても同様の効果が得られる。

【0017】又、本実施例では、容量アレ

レイ6と分周選択回路10の両方が内蔵されている構成であったが、容量アレ

レイ6だけであっても良い。

【0018】次に本実施例の実装例を図5に示す。1は圧電振動子、51はICで、上記実施例で説明した発振部、データ入力回路、容量アレ

レイ、PROM回路、データ制御回路、分周回路、分周選択回路、出力バッファが含まれる。52は、発振回路を封止するパッケージで、樹脂モールド、セラミック、金属等により封止される53は V_{DD} リード、54は V_{SS} リード、55は出力リードでIC51とワイヤーボンディングで接続され、パッケージ52の外部へ導出される。56はコントロールリードでIC51のコントロール端子と接続しパッケージ52の外部へ導出される。57はデータ入力リードでIC51のデータ入力端子と接続し、パッケージ52の外部へ導出される。以上の様に構成した発振回路を周波数調整するには、 V_{DD} リード53と V_{SS} リード54から電源を印加し、出力リード55から出力される発振信号の周波数を測定し、周波数調整に必要なデータをデータ入力リード57から入力する。周波数が目的の範囲に入ら

までこれをくり返す。周波数調整が終了すれば、PROMにデータを書き込む。以上の操作中IC内部のデータの制御をコントロールリード56から行う。データの書き込み終了後、コントロールリード56とデータ入力リ

ド57を58のパッケージの端面から切断する。これにより通常動作で不必要なリードはなくなりリードのショート等の事故を防ぐ事ができる。

【0019】

【発明の効果】本発明によれば、圧電振動子の負荷容量を可変する容量アレ

レイとし、容量アレ

レイと分周選択回路を外部からのデータにより制御でき、又そのデータをPROM回路に記憶させ、通常動作時には記憶したデータにもとづき容量アレ

レイと分周選択回路が動作する様にした事により、周波数調整が自動化可能で迅速に周波数調整ができる事、周波数調整用に発振回路外部に出る端子が少なくなり、発振回路の封止（パッケージング）後に、周波数調整を行えるので発振回路気密性の向上と、封止による周波数のシフトがなくなる事、PROM回路によるデータの記憶と、コンデンサとスイッチングトランジスタで構成した容量アレ

レイによる周波数制御である為、耐振性、耐衝撃性、経時変化に優れる事、すべての回路がIC化可能なので小型化できる事、周波数調整時には源振信号を出力させ調整し、周波数調整終了後分周選択を行えるので周波数調整が速く又は高精度に行える事、以上の効果がある。

【図面の簡単な説明】

【図1】本発明の実施例を示すブロック図。

【図2】本発明の実施例の発振部と容量アレ

レイの回路構成の一例を示す回路図。

【図3】従来の発振回路の第1例を示す回路図。

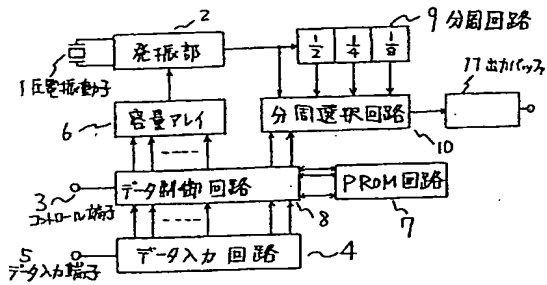
【図4】従来の発振回路の第2例を示す回路図。

【図5】本発明の実装例を示す図である。

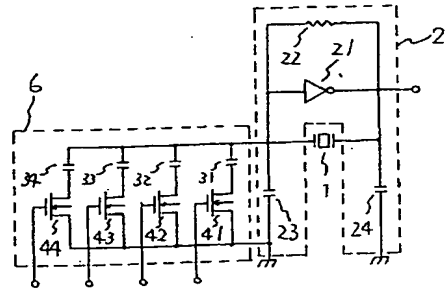
【符号の説明】

- 1・・・圧電振動子
- 2・・・発振部
- 3・・・コントロール端子
- 4・・・データ入力回路
- 5・・・データ入力端子
- 6・・・容量アレ
- 7・・・PROM回路
- 8・・・データ制御回路
- 9・・・分周回路
- 10・・・分周選択回路
- 11・・・出力バッファ
- 21・・・インバーター増幅器
- 22・・・フィードバック抵抗
- 23・・・ゲート容量
- 24・・・ドレイン容量
- 31, 32, 33, 34・・・コンデンサ
- 41, 42, 43, 44・・・スイッチングトランジスタ

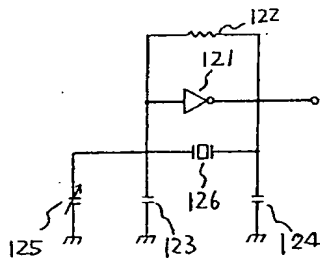
【図1】



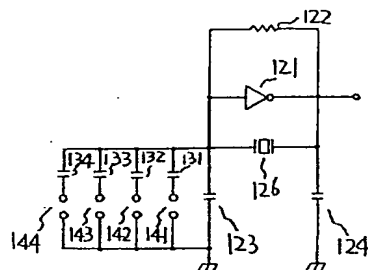
【図2】



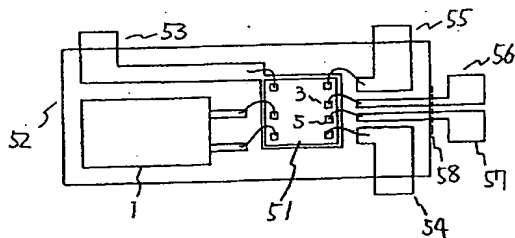
【図3】



【図4】



【図5】



【手続補正書】

【提出日】平成12年8月10日(2000.8.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 圧電振動子を発振させる発振部と、前記発振部の周波数を調整する周波数調整手段と、

前記発振部から出力される源振信号を分周する分周回路と、

前記源振信号及び前記分周回路から出力された分周信号を入力して、前記分周信号及び源振信号のいずれか1つを選択して出力する分周選択回路と、

前記分周選択回路を制御するデータを前記分周選択回路へ出力するデータ制御回路と、を有し、

前記データ制御回路から前記分周選択回路へ出力するデータによって、前記分周信号及び源振信号のいずれか1つを選択して出力することを特徴とする発振回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【課題を解決するための手段】上記の目的を達成するため本発明の発振回路は、圧電振動子を発振させる発振部と、前記発振部の周波数を調整する周波数調整手段と、前記発振部から出力される源振信号を分周する分周回路と、前記源振信号及び前記分周回路から出力された分周信号を入力して、前記分周信号及び源振信号のいずれか1つを選択して出力する分周選択回路と、前記分周選択回路を制御するデータを前記分周選択回路へ出力するデータ制御回路と、を有し、前記データ制御回路から前記分周選択回路へ出力するデータによって、前記分周信号及び源振信号のいずれか1つを選択して出力することを特徴とする。

【作用】源振信号を発振回路の外部に出力して周波数調整手段で源振信号の周波数を調整したのち、データ制御

回路から分周選択回路にデータを出力して所望の分周信号を出力できるので、迅速に所望の周波数の分周信号を出力する発振回路を得ることができる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】

【発明の効果】本発明の発振回路を用いれば、源振信号を発振回路の外部に出力して周波数調整手段で源振信号の周波数を調整したのち、データ制御回路から分周選択回路にデータを出力して所望の分周信号を出力できる。したがって、迅速に所望の周波数の分周信号を出力する発振回路を得ることができる。また、源振信号が分周選択回路を介して外部に出力されるため、分周選択回路がバッファとなり、源振信号の周波数を測定する際にその周波数が変動しない。したがって、迅速かつ確実に源振信号の周波数を所定の周波数に合わせ込むことができる。